

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

平2-23675

⑬Int.Cl.⁵H 01 L 39/22
27/10

識別記号

ZAA B
451

庁内整理番号

8728-5F
8624-5F

⑭公開 平成2年(1990)1月25日

審査請求 未請求 請求項の数 1 (全5頁)

⑮発明の名称 超電導メモリ素子

⑯特 願 昭63-173441

⑰出 願 昭63(1988)7月12日

⑱発明者 松井 俊之 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲発明者 室井 道人 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑳発明者 鯉沼 裕司 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

㉑出願人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

㉒代理人 弁理士 山口巖

最終頁に続く

明細書

1. 発明の名称 超電導メモリ素子

2. 特許請求の範囲

1) 超電導体の上にバリア層を積層してトンネル型ジオセフソン素子を形成してなる超電導メモリ素子であって、非晶質水素化シリコンを用いて形成され、その電流方向の厚さ L (\AA) が ϵ_a , ϵ_b をそれぞれ光照射後と光照射前のクーパ電子対のコヒーレンス長 (\AA) とするときに式(1)

$$\epsilon_a < L \leq \epsilon_b \quad (1)$$

を満足する範囲にあるバリア層を備えることを特徴とする超電導メモリ素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は超電導メモリ素子に係り、特にステープラーロレンスキ効果をジオセフソン素子に応用した超電導メモリ素子に関する。

〔従来の技術〕

超電導材料を応用する素子としてはジオセフソン素子や超電導FET, 超電導トランジスタ等が

知られている。例えばトンネル型のジオセフソン素子が第5図に示される。この型のジオセフソン素子においては絶縁体6が超電導体2ではさまれる。このとき超電導素子が絶縁体6の中をトンネルして電流が流れる。この直流ジオセフソン電流と電極5A, 5B間の電圧との関係が第6図に示される。電流を矢印に従って増大させると電流が臨界値 I_0 に達するまでは絶縁体6があるにもかかわらず電圧は発生しない。即ちこのときは電気抵抗のない零抵抗状態を示す。電流が臨界値 I_0 を越えると抵抗状態に遷移しギャップ電圧 $2\Delta/e$ が発生する。そしてこのような零抵抗状態と抵抗状態の遷移は1ピコ秒以下の短時間でおこる。このようなジオセフソン素子の直流特性を応用するとジオセフソン素子を高速のスイッチング素子として用いることができる。超電導FET, 超電導トランジスタも同様である。

〔発明が解決しようとする課題〕

しかしながら超電導材料を応用する素子は従来上述のようにスイッチング素子として応用性はあ

BEST AVAILABLE COPY

特開平 2-23675(2)

るが、メモリ機能がなく超電導材料を使用したメモリ素子は未だ存在しない。

この発明は上述の点に鑑みてなされ、その目的はスチーブラーロレンスキ効果をジオセフソン素子に応用することにより、超電導メモリ素子を提供することにある。

【課題を解決するための手段】

上述の目的はこの発明によれば超電導体の上にバリア層を積層してトンネル型ジオセフソン素子を形成してなる超電導メモリ素子であって、非晶質水素化シリコンを用いて形成され、その厚さ L (\AA) が ϵ_a, ϵ_b をそれぞれ光照射後と光照射前のクーパ電子対のコヒーレンス長 (\AA) とするとき式(1)

$$\epsilon_a < L \lesssim \epsilon_b \quad (1)$$

を満足する範囲にあるバリア層を備えることにより達成される。

非晶質水素化シリコンにそのエネルギーギャップ ($\sim 1.8 \text{ eV}$) 以上のエネルギーを持つ光子を照射すると、スチーブラーロレンスキ効果によりクーパ

- 3 -

範囲にあるときは光照射後において素子の電流電圧特性はジオセフソン素子の示す直流特性よりもオーミック特性へと変化する。この特性の変化は臨界電流値よりも少ない電流を用いて電気的に検出することができる。

素子は 150°C に加熱されると、再びジオセフソン素子の直流特性を回復する。

【実施例】

次にこの発明の実施例を図面に基いて説明する。第1図はこの発明の実施例に係る超電導メモリ素子の横断面図である。この構造は SIM 型 (Superconductor-Insulator-normal Metal) と称される。この超電導メモリ素子は単結晶基板 1 の上に超電導体 2, バリア層 3, 透明電極 4 が順次積層される。5 は電極である。超電導体 2 として $\text{Ln}-\text{M}-\text{Cu}-\text{O}$ 系の複合酸化物超電導体が用いられる。ここで Ln は $\text{La}, \text{Nd}, \text{Pm}, \text{Sm}, \text{Eu}, \text{Gd}, \text{Dy}, \text{Ho}, \text{Er}, \text{Tm}, \text{Yb}, \text{Lu}, \text{Y}$ のうちの少なくとも 1 種類, M は $\text{Ba}, \text{Sr}, \text{Ca}$ のうちの少なくとも 1 種類を表わす。また $\text{Bi}-\text{Sr}-\text{Ca}-\text{Cu}-\text{O}$ 系の複合酸化物超電導体も用

電子対の易動度 μ , キャリア濃度 n が減少する。一方クーパ電子対の非晶質水素化シリコン中のコヒーレンス長 δ は次式(2)で与えられる。

$$\delta = (\mu^* \mu / 6 \pi m^* e k T)^{1/2} \cdot (3 \pi^2 n)^{1/2} \quad (2)$$

ここで μ^* はクーパ電子対の平均自由行程, m^* はクーパ電子対の有効質量, e は素電荷, k はボルツマン定数, T は絶対温度である。従ってクーパ電子対のコヒーレンス長 δ は光照射によって減少する。

第7図にバリア層 3 である非晶質水素化シリコンを光照射する前にはクーパ電子対 7 \AA のコヒーレンス長が長いためにクーパ電子対がバリア層 3 (絶縁体) をトンネルする様子が示される。

また第8図に、光照射するとクーパ電子対 7 \AA のコヒーレンス長が短くなりクーパ電子対がバリア層 3 (絶縁体) をトンネルできない様子が示される。2 は超電導体である。

【作用】

バリア層の電流方向の厚さ L が式(1)を満足する

- 4 -

いられる。バリア層 3 としては非晶質水素化シリコンが 100 \AA 厚に形成される。透明電極 4 としては Au または銀が蒸着される。

第3図は上記 SIM 型超電導メモリ素子の光照射前の電流電圧特性を示すものである。これはジオセフソン素子の直流特性である。この素子に臨界値よりも少ない電流を流すと透明電極 4 と超電導体 2 との間の電圧は零である。

第4図は SIM 型超電導メモリ素子のバリア層 3 を透明電極 4 を介して He-Ne レーザ光を光照射したあとの素子の電流電圧特性である。これはオーミックな特性である。光照射後の素子に上述と同じ臨界値よりも少ない電流を流すと、透明電極 4 と超電導体 2 との間に電圧が発生する。即ち、光照射がメモリされ電圧としてとり出されることがわかる。またこのオーミックな特性は素子を 150°C に加熱することで消去され、ジオセフソン素子の直流特性が再現される。

第2図にこの発明の他の実施例に係る超電導メモリ素子が示される。これは SIS 型 (Superconductor

- 5 -

- Insulator - Superconductor) と称される。この素子は基板 1 上に超電導体 2 を積層しレーザ光あるいは気相エッティングによりこの膜を切断し、切断部分に非晶質水素化シリコンを形成してバリア層 3 とすることにより、作製される。特性は第 3 図、第 4 図と同様である。

[発明の効果]

この発明によれば超電導体の上にバリア層を積層してトンネル型ジオセフソン素子を形成してなる超電導メモリ素子であって、非晶質水素化シリコンを用いて形成され、その厚さ L (\AA) が ξ_a, ξ_b をそれぞれ光照射後と光照射前のクーパー対のコヒーレンス長 (\AA) するときに式(1)

$$\xi_a < L \leq \xi_b \quad (1)$$

を満足する範囲にあるバリア層を備えるので、メモリ素子は光照射前においてジオセフソン素子の直流特性を、光照射後においてオーミック特性を示し、その結果素子に臨界電流よりも少ない電流を流したときに光照射の有無に応じて素子電圧が非零値と零値のいずれかになりメモリ素子として

- 7 -

機能することが可能となる。

4. 図面の簡単な説明

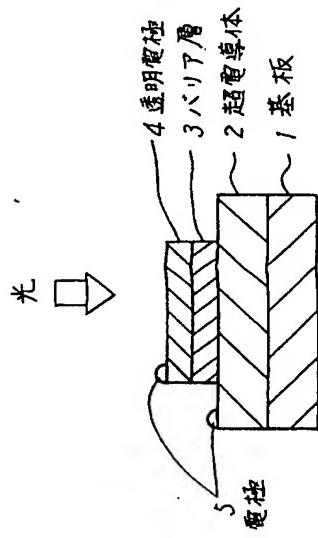
第 1 図はこの発明の実施例に係る超電導メモリ素子の横断面図、第 2 図はこの発明の他の実施例に係る超電導メモリ素子の横断面図、第 3 図は、この発明の実施例に係る超電導メモリ素子の光照射前の特性を示す線図、第 4 図はこの発明の実施例に係る超電導メモリ素子の光照射後の特性を示す線図、第 5 図はジオセフソン素子の横断面図、第 6 図はジオセフソン素子の直流特性を示す線図、第 7 図および第 8 図はクーパー電子対のコヒーレンス長とバリア層厚さとの関係を示す線図である。

1 … 基板、 2 … 超電導体、 3 … バリア層、
4 … 透明電極、 5 … 電極。

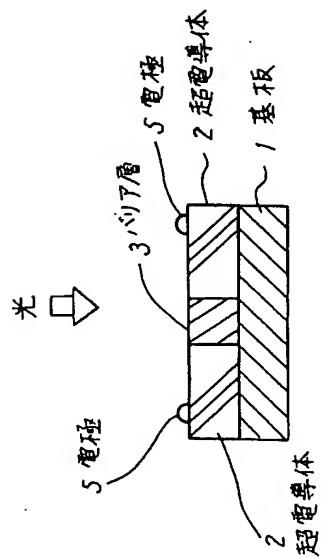
代理人弁理士 山口巖



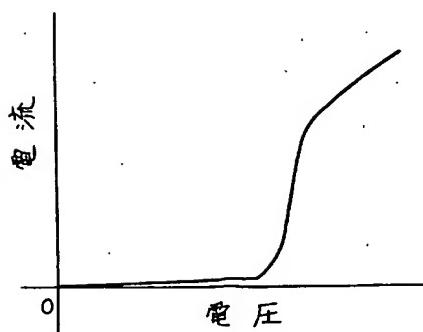
- 8 -



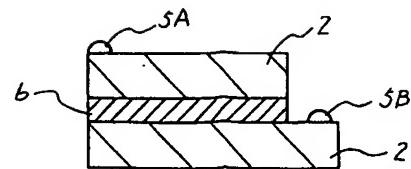
第 1 図



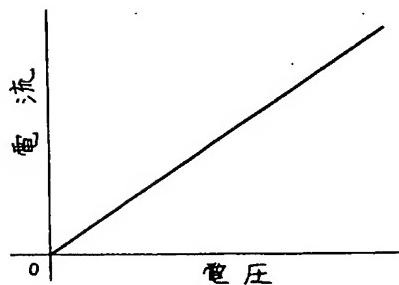
第 2 図



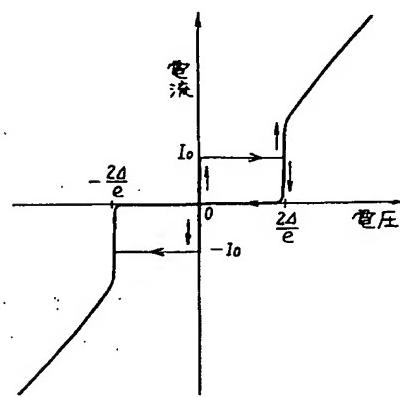
第3図



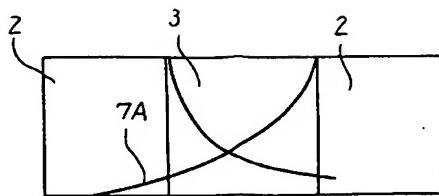
第5図



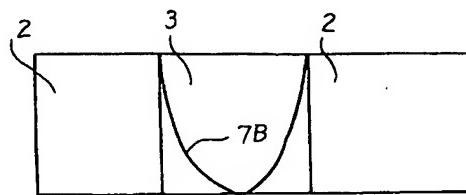
第4図



第6図



第7図



第8図

第1頁の続き

②発明者 津田 孝一 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内
②発明者 向江 和郎 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内